

посібник. – Івано-Франківськ: Полум'я, 2004. – 306 с. 3. Локазюк В.М. Проблеми та методологія контролю і діагностування сучасних мікропроцесорних пристроїв та систем // Вимірювальна та обчислювальна техніка в технологічних процесах. – 2000. – № 2. – С. 10–17. 4. Николайчук Я.М. Теорія джерел інформації: Монографія. – Тернопіль: ТНЕУ, Економічна думка, 2008. – 396 с. 5. Лучук М.А., Жуган Л.И., Николайчук Я.М., Шевчук Б.М. Идентификация информационных состояний объектов исследования на основе системы логико-статистических информационных моделей // Ин-т кибернетики им. В.М. Глушкова АН УССР. – К., 1988. Препринт 88-45 ИК АН УССР. 6. Ширмовська Н.Г. Діагностування аварійних та передаварійних станів об'єктів на основі інформаційних моделей джерел інформації // Тез. доп. на Проблемно-науковій міжгалузевій конф. «Інформаційні проблеми комп'ютерних систем, юриспруденції, економіки та моделювання». – Бучач, 2009. 7. Shirmovska N.G. Diagnosing of accident rate of the technological states of objects on the base of cross-correlation models of information sources // Proceedings of the 4-th International Conference ACSN – 2009 “Advanced Computer Systems and Networks: Design and Application”. – Lviv, 2009.

УДК 004.713, 004.27

А.С. Шпіцер, Ю.І. Бережанський, Р.Б. Дунець
Національний університет “Львівська політехніка”,
кафедра спеціалізованих комп'ютерних систем

МЕТОД ПІДВИЩЕННЯ ПРОДУКТИВНОСТІ РОБОТИ МЕРЕЖ НА КРИСТАЛІ НА ОСНОВІ РІВНОМІРНОГО ЗАВАНТАЖЕННЯ ЇЇ СЕГМЕНТІВ

© Шпіцер А.С., Бережанський Ю.І., Дунець Р.Б., 2010

Розглянуто метод підвищення продуктивності роботи мереж на кристалі на основі рівномірного завантаження її сегментів зміною статусів елементів за принципом "головний – підлеглий".

A method for improving performance of the networks on a chip based on similar loading of the segments by changing the status of the item on a "master – slave"

Постановка проблеми. Складність сучасних задач, що потребують розв'язку, вимагають усе більших апаратних ресурсних та часових затрат. Давно минули ті часи, коли для роботи достатньо було однієї обчислювальної машини. Більше того, успіхи мікроелектроніки дали змогу реалізовувати обчислювальну машину в одному кристалі – це так звані системи на кристалі (SoC).

Наступним етапом розвитку стали мережі на кристалі (NoC) – це новий клас пристроїв, у яких організація зв'язків між однотипними елементами проводиться за принципом мереж, тобто передача пакетів проводиться не комутацією зв'язків, а комутацією пакетів. Комутація пакетів звільняє пристрої від безпосередньої передачі даних, а тому вивільнений час витрачається пристроями на розв'язання безпосередніх задач, і в такий спосіб підвищується продуктивність мереж на кристалі загалом.

Мережі на кристалі широко застосовуються в різноманітних галузях: обробки сигналів, метеорологічних, космічних та інших дослідженнях, медицині та науці загалом. Вони здатні забезпечити режим "real time" для будь-яких задач, оскільки у них реалізовано повною мірою паралелелізм роботи стосовно передачі пакетів, тобто різні сегменти мережі можуть передавати пакети одночасно [1].

Ще однією перевагою мереж на кристалі порівняно зі звичайними системами є їхня чітка структурованість. Це дало змогу розробити цілий клас методів маршрутизації для таких мереж. Проте ці методи здебільшого стосуються статичних топологій. Статична топологія добре підходить тоді, коли пристрій програмується під одну сталу задачу, коли оптимізуються маршрути та завантаженість елементів, коли чітко відомо, які дані і коли вони з'являться і потребуватимуть обробки. Проте ці методи не можуть справитись з задачею реконфігурації мережі за зміни умов роботи, за невідомого часу готовності даних. Для цього необхідна динамічна маршрутизація, яка здатна швидко перебудувати зв'язки між елементами, розвантажити часто використовувані елементи за рахунок вільних. Чи не найбільша проблема таких динамічних топологій є простій елементів у випадку, коли вони не можуть передати оброблені дані, оскільки наступний елемент ще не встиг опрацювати попередні.

Аналіз останніх досліджень та публікацій. Основні тенденції розвитку NoC наведені у [2, 3]. Реалізація мережевої взаємодії всередині мікросхем з реконфігурованою архітектурою (FPGA) описана в [4, 5]. Статичні топології як геометричне розташування ліній зв'язку щодо вузлів мережі і фізичне підключення вузлів до мережі описані в [6]. У [7] показано, що динамічна топологія дає змогу вирішити проблему надлишковості. Такий підхід уможлиблює в реальному часі адаптувати структуру мережі до вимог пропускної здатності і споживаної потужності.

Приклад структури мережі на кристалі показано на рис. 1, де ПЕ – процесорний елемент; К – комутатор; М – маршрутизатор. Процесорний елемент – це вузол мережі, комутатор слугує для формування пакетів та їх передачі, а маршрутизатор відповідає за транспортування пакетів у мережі. У деяких випадках усі три елементи можуть бути суміщені.

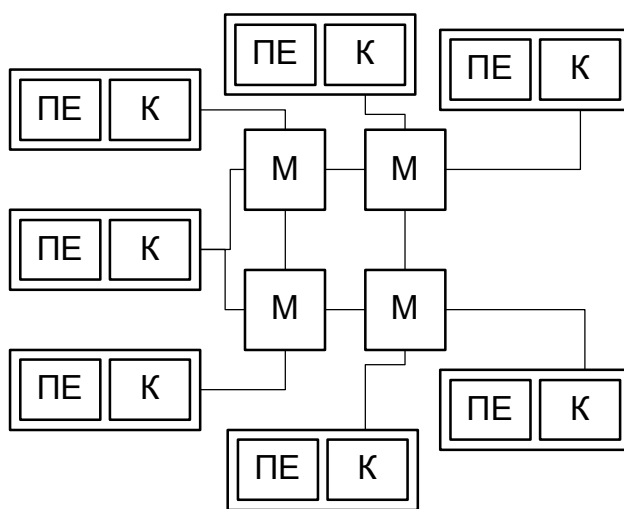


Рис. 1. Приклад схеми NoC

Сучасні дослідження більшою мірою спрямовані на розв'язання задач ефективної маршрутизації. Проте не достатньо уваги приділено проблемі ефективної завантаженості мережі. Зокрема, ведеться пошук ефективного шляху до вільного елемента і майже не розглядається варіантів пошуку вільного елемента поблизу, що автоматично зменшило б довжину шляхів.

Вузли мережі розглядаються переважно як елементи мережі, а не як самостійні структури. Їм ставляться задачі, які вони повинні розв'язати, але не розглядається можливість їхньої самоорганізації. Самоорганізацією можна досягнути визначення з-поміж них головного елемента, який може організувати ефективну роботу сусідніх елементів, що підвищить продуктивність мережі на кристалі.

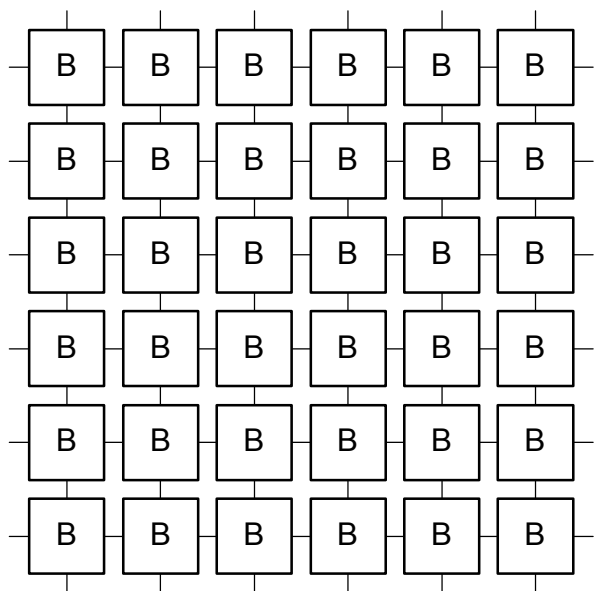


Рис. 2. Приклад мережі на кристали

Для цього типу мережі, а також інших характерною є проблема перенавантаження елемента. Елемент, що позначений на рис. 4 чорним кольором, знаходиться на перехресті основних потоків пакетів, через що частота звернень до нього зростає. У критичних моментах виникає ситуація, коли йде звернення від кількох сусідніх елементів, оскільки центральний є завантажений, тоді як сусідні простоюють (елементи позначені на рис. 4 білим кольором), чекаючи своєї черги.

Метод рівномірного завантаження сегмента мережі. Системи «головний – підлеглий». Для вирішення цих проблем пропонується метод самоорганізації проблемних сегментів мережі в режимі реального часу.

За зростання навантаження на елемент до критичного рівня йому надається статус головного (Г), а його сусідам – підлеглий (П) (рис. 5). Отже, завдання, які приходять на головний елемент, отримують пріоритетніший статус і в разі зайнятості головного елемента ці завдання перебирають на себе підлегли елементи, що уможливить рівномірно розподілити навантаження на елементи в межах певного сегмента мережі.

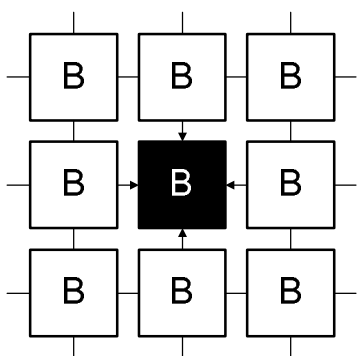


Рис. 4. Перенавантажений елемент

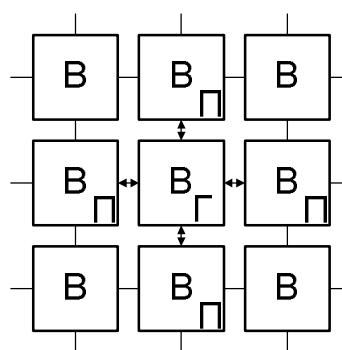


Рис. 5. Система «головний – підлеглий»

Розглянемо приклад завантаженості сегмента мережі, представлений матрично, де елементи матриці вказують на середню кількість звернень за один такт (табл. 1).

Мет роботи – розробити взаємодію елементів сегмента мережі на кристали та їхню самоорганізацію як «головний-підлеглий» та дослідження часової складності й ефективності мережі загалом.

Опис мережі та її елемента. В основу покладено матричну топологію мережі, приклад якої показано на рис. 2. Це мережа матричного типу, розміром 6x6, де кожен елемент (В – вузол) з'єднаний з чотирма сусідами, а крайні утворюють зовнішній інтерфейс.

У цій мережі застосовано простий вузловий елемент, що зображений на рис. 3. Він складається з процесорного елемента (ПЕ) та маршрутизатора (М). Цей вузловий елемент забезпечує зв'язок з чотирма сусідніми елементами.



Рис. 3. Схема елемента мережі

Таблиця 1

Завантаженість сегмента з рівноправними елементами

	1	2	3
1	0	1	1
2	2	3	0
3	1	0	1

Аналіз цієї ситуації показує, що:

- елементи (1,1), (2,3) та (3,2) простоюють, оскільки до них майже немає звернень;
- елементи (1,2), (1,3), (3,1) та (3,3) справляються з поставленою задачею, оскільки вони обробляють одне звернення за один такт;
- елементи (2,1) та (2,2) перевантажені, до них звертаються частіше, ніж вони здатні обробити звернення. Це призводить до того, що з п'яти звернень, які відбуваються до цих елементів, – три не встигають вчасно опрацювати, що призводить до простою трьох елементів.

Під час застосування системи «головний – підлеглий» роботу цього сегмента мережі можна поліпшити. Для цього система повинна діяти за таким алгоритмом:

- визначити пріоритет елементів за принципом пріоритет (Пр), що дорівнює кількості звернень (З):

$$\text{Пр} = \text{З};$$

- елемент з найбільшим пріоритетом отримує статус головного, а чотири його безпосередні сусіди – підлеглого;
- усі запити перенаправляються на головний елемент, а вже він розподіляє їх між підлеглими.

В результаті отримуємо ситуацію, показану в табл. 2.

Таблиця 2

Завантаженість сегмента з системою «головний – підлеглий»

	1	2	3
1	0	1	1
2	1	2	1
3	1	1	1

Аналіз цієї ситуації показує рівномірніше перерозподілення задач по елементах, а саме: з дев'яти елементів сегмента тільки один залишається в стані простою і тільки один запит залишається не опрацьованим.

Цей результат досягається за рахунок зміни статусу двох простоюючих елементів на головний. У разі рівноправності, елементи, що простоювали, не взяли б на себе виконання задач перенавантажених елементів, що спричинило б істотні часові затримки.

Аналіз часової складності. Прийемо, що один запит опрацьовується за час T . Тоді для опрацювання дев'яток запитів сегментом з рівноправними елементами (враховуючи паралелізм виконання), зображеним в табл. 1, необхідний час $3xT$, а сегментом із системою елементів «головний – підлеглий», – зображеним в табл. 2 – $2xT$.

Так само потрібно зауважити, що на другому такті для отримання нових даних у системі з рівноправними елементами будуть готові сім з дев'яти, а в системі «головний – підлеглий» будуть готові вісім елементів із дев'яти.

Висновки. Запропонований метод рівномірного завантаження сегмента мережі на кристалі, що ґрунтується на аналізі завантаженості елементів та застосуванні зміни поточного статусу елементів як «головний – підлеглий», забезпечує зменшення часу на передачу пакетів, а відтак підвищення продуктивності роботи мережі на кристалі загалом. Крім того, застосування цього методу дає можливість швидше ліквідувати «корки», що утворюються внаслідок зайнятості у цей момент часу певного елемента, що, своєю чергою, дасть змогу зменшити обсяг буферної пам'яті.

1. Dally W., Towles B. *Route packets, not wires: on-chip interconnection networks* // *Proceedings of the 38th annual Design Automation Conference*. – Las Vegas, USA, June 2001. – P. 684–689. 2. Gebali F., Elmiligi H., Watheq El-Kharashi M. *Networks-on-Chip: Theory and Practice*. – Boca Raton (USA): CRC Press/Taylor and Francis Group LLC, 2009. – 307 p. 3. Bjerregaard T., Mahadevan S. *A survey of research and practices of Network-on-chip* // *ACM Computing Surveys*. – 2006. – Vol. 38, 51. – P. 1–51. 4. Brebner G., Levi D. *Networking on Chip with Platform FPGAs* // *Proceedings on Field-Programmable Technology (FPT) IEEE International Conference*. – December 2003. – P. 13–20. 5. Janarthanan A. *Networks-on-Chip based high performance communication architectures for FPGA's*. – University of Cincinnati. Division of Research and Advanced Studies. – Cincinnati, USA, 2008. – 143 p. 6. http://www.lessons-tva.info/edu/telecom-loc/m1t4_3loc.html 7. Vincenzo R., Atienza D. *A Reconfigurable Network-on-Chip Architecture for Optimal Multi Processor SoC Communication* // *16th IFIP/IEEE International Conference on Very Large Scale Integration (October 2008)*. – Rhodes, Greece. – P. 321–326.

УДК 004.31, 004.056.55, 003.26

Аль Равашдех Д.Х.

Національний університет “Львівська політехніка”,
кафедра електронно-обчислювальних машин

РОЗРАХУНОК ХАРАКТЕРИСТИК ПАМ'ЯТІ З ВПОРЯДКОВАНИМ ДОСТУПОМ

Оль Равашдех Д.Х., 2010

Отримано аналітичні вирази для розрахунку характеристик пам'яті з впорядкованим доступом, а саме: затрат обладнання, швидкодії та ефективності. На основі цих виразів проведено розрахунки та побудовано графіки залежності затрат обладнання та ефективності від ємності за різних розрядностей даних та за різних кількостей каналів поступлення даних. Проведено порівняльний аналіз розроблених типів ПВД. Визначено області доцільного використання різних типів пам'яті.

The analytical expressions for calculation of an ordered access memory characteristics, such as equipment volume, performance and efficiency, are received. Based on these expressions, the calculations are performed and charts which show dependence of equipment volume and efficiency from capacity at various data length and at various number of input channels are built. The comparative analysis of developed types of ordered access memory is performed. The areas of reasonable use of different types of memory are defined.

Вступ. Пам'ять необхідна для зберігання інформації (команд та даних) та забезпечення обміну нею з пристроями комп'ютера [1–4]. Як показано в [5], таким критеріям ефективності пам'яті, як багатопортовість, можливість одночасного безконфліктного доступу до даних з багатьох портів, забезпечення одночасного запису даних, які поступають на її входи, та зчитування на виходи раніше записаних даних, забезпечення можливості виконання операцій реорганізації